

Japan Patent Office  
Utility Model Laying-Open Gazette

Utility Model Laying-Open No. 4-111776  
Date of Laying-Open: September 29, 1992  
International Class(es): H01S 3/18

(5 pages in all)

---

Title of the Invention: Heat Radiating Plate for Semiconductor  
Laser Device

Utility Model Appln. No. 3-15722  
Filing Date: March 19, 1991  
Inventor(s): Yasunobu OSHIMA

Applicant(s): Kagoshima Nihon Denki Kabushiki  
Kaisha

(transliterated, therefore the  
spelling might be incorrect)

Partial Translation of Japanese Utility  
Model Laying-Open No. 4-111776

... omitted ...

[Claim 1] A heat radiating plate for a semiconductor laser device, wherein a face of a rectangular heat radiating plate block on which the semiconductor laser device is attached has an end portion slightly notched in the proximity of a main laser beam output, and solder is applied to the surface of said heat radiating plate block such that the notch portion is filled with solder during device attachment.

... omitted ...

An embodiment of the present invention will be described hereinafter. Referring to Figs. 1(a) and 1(b) corresponding to a side view and a plan view of the first embodiment, respectively, an end portion of a heat radiating plate block 1 is notched in a slanted manner.

... omitted ...

A semiconductor laser device 3 is to be attached on heat radiating plate block 1. The registration tolerable range 5 of semiconductor laser device end portion position 6 and heat radiating plate block 1 becomes larger by the width of the notch, as compared to a conventional heat radiating plate block. Specifically, the value is approximately 20  $\mu\text{m}$  in the conventional case whereas the value is approximately 60  $\mu\text{m}$ , that is triple, in the present embodiment. This is because, in the state of Fig. 1(c) in which semiconductor laser device 3 covers notch portion 1a during the attachment, notch portion 1a is filled with solder 2a to maintain heat conductivity. In the state of Fig. 1(d), solder 2a flows effectively down of the notch portion, absent of blocking the main laser beam.

... omitted ...

(19) 日本国特許庁 (J P)

(12) 公開實用新案公報 (U)

(11) 実用新案出願公開番号

実開平4-111776

(43)公開日 平成4年(1992)9月29日

(51) Int.Cl.<sup>5</sup>

H01S 3/18

識別記号

庁内整理番号

9170-4M

FI

### 技術表示箇所

審査請求 未請求 請求項の数 1 (全 2 頁)

(21)出願番号 実願平3-15722

(22)出願日 平成3年(1991)3月19日

(71)出願人 000181284

鹿児島日本電気株式会社

鹿児島県出水市大野原町2080

(72) 考案者 大島 康伸

鹿児島県出水市大野原町2080鹿児島日本電  
気株式会社内

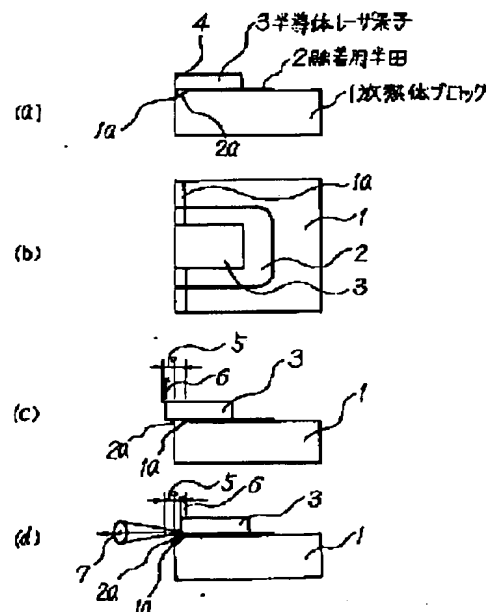
(74) 代理人 弁理士 内原 晋

(54) 【考案の名称】 半導体レーザ素子用放熱体

(57) 【要約】

【目的】半導体レーザー素子を放熱体へマウントする際の位置合せ許容範囲を拡大する。

【構成】矩形形の放熱体ブロックの端部に切欠き部を設け、半導体レーザ素子をマウントした際に切欠き部に半田が埋まるように構成して、切欠き部の幅の分だけ位置合せ許容範囲を広げた。



1

2

## 【実用新案登録請求の範囲】

【請求項1】 矩形状の放熱体ブロックの、半導体レーザ素子を融着する面の、主レーザ光出射端近傍の端部を、わずかに切欠いた上で、素子融着時にその切欠いた部分迄半田が埋まる様に前記放熱体ブロック表面に半田を付けた事を特徴とする半導体レーザ素子用放熱体。

## 【図面の簡単な説明】

【図1】 (a) は本考案の第一実施例の側面図、(b) は平面図、(c)、(d) は本考案の効果説明のための図である。

【図2】 本考案の第2実施例の側面図である。

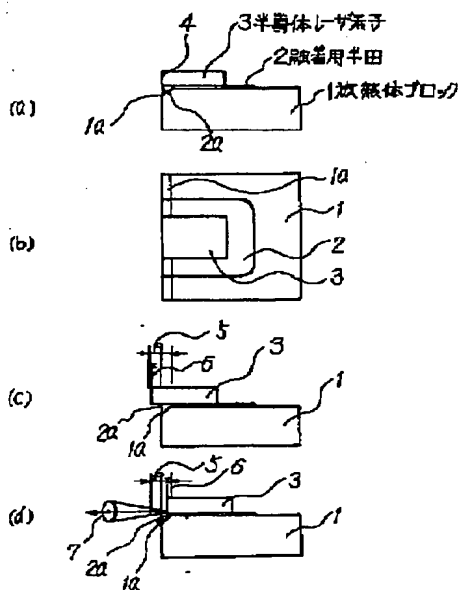
【図3】 (a) は本考案対象の従来例の断面図、(b)

は平面図、(c)、(d) は本考案の目的となる問題点を説明するための図である。

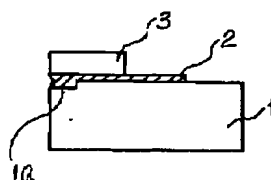
## 【符号の説明】

- 1 放熱体ブロック
- 1 a 放熱体ブロックの切欠き部
- 2 融着用半田
- 3 半導体レーザ素子
- 4 主レーザ光出射部
- 5 半導体レーザ素子/放熱体ブロック端部位置合わせ許容範囲
- 6 半導体レーザ素子端部位置
- 7 主レーザ光線

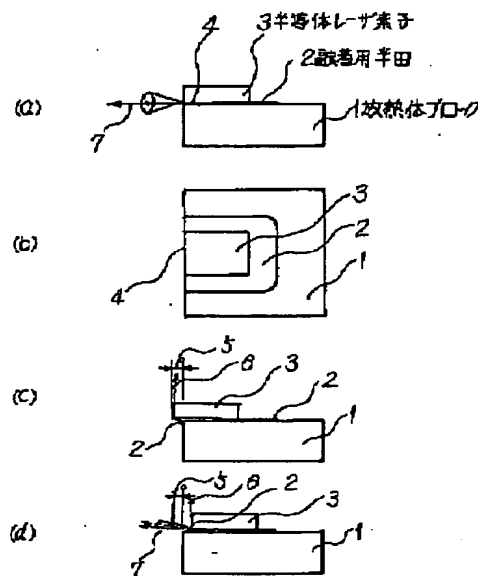
【図1】



【図2】



【図3】



【考案の詳細な説明】

【0001】

【産業上の利用分野】

本考案は、光半導体素子に関し、特に半導体レーザ素子の放熱体に関する。

【0002】

【従来の技術】

従来の半導体レーザ素子用放熱体は、図3に示す様に、熱伝導率が高く、かつ半導体レーザ素子と熱膨張率が近い矩形状の放熱体ブロック1の一平面上に融着用半田2を蒸着したものが使われて来た。放熱体ブロック1としては、安価なものとして、シリコン、もう少し高価なものとして、ボロンナイトライド、ボロンカーバイト等の新素材、一番高価な材料としては、ダイヤモンド等が使われている。その上に電氣的伝導性及び半田との濡れ性確保を目的として、チタン／白金／金等のベースになる金属を蒸着の後、半導体レーザ素子3を融着する為の半田、例えばスズ、金スズ等が蒸着されている。半導体レーザ素子3は放熱特性を出来るだけ良くする為に活性領域を下にして、図3(a)(側面図)、図3(b)(平面図)に示すように、主レーザ光出射部4が放熱ブロック1の端部に一番近い位置にマウントするのが一般的である。しかし、この時には、主レーザ光7が放熱ブロックその他で遮光されない様に気をつけなければならない。

【0003】

【考案が解決しようとする課題】

半導体レーザ素子のマウント時に、図3(c)、(d)に示すように、半導体レーザ素子／放熱体ブロック端部位置合わせ許容範囲5をはなれて、例えば、3(d)の様に半導体レーザ素子3をマウントすると、レーザービーム7は、放熱体ブロック1の端部で一部反射され、相互干渉によりみだれた光線となる。また、図3(c)に示すように、放熱体ブロック1の端部から主レーザ光出射部4を出しすぎると熱損傷を受け信頼度をそこなうため、許容範囲5は非常に幅が狭く、位置精度を許容値内に維持するのは非常に困難であった。

【0004】

本考案の目的はこの位置合わせ許容範囲5を出来るだけ広げる事にある。

【0005】

【課題を解決するための手段】

本考案の半導体レーザ用放熱体は、半導体レーザ素子を融着する面の主レーザ光出射端の近傍をわずかに切欠いた切欠き部をそなえ、半導体レーザ素子を融着時にその切欠き部迄半田が埋まる様融着用半田の厚みと蒸着部を制御した事を特徴としている。

【0006】

【実施例】

次に本考案の実施例について説明する。図1(a)、(b)は第1の実施例の側面図と平面図で、放熱体ブロック1の端部を斜めに切欠いた点に特徴がある。

【0007】

通常、半導体レーザ素子は0.3mm(W)×0.4mm(L)×0.1mm(d)程度の大きさを有する為、放熱体ブロック1は1.0mm(W)×1.0mm(L)×0.3mm(d)程度の大きさを取る。切欠き部1aの加工は、材質により異なるが、Si等の比較的柔かい材質の場合はダイサーの刃の形状により切断と同時に加工し、ダイヤモンド等の固い材料の時はレーザ光等の切断の後研磨で仕上げる。その大きさは20μm(d)×50μm(W)ぐらいとする。その上にベースとなるメタライズを一例としてチタン/白金/金もしくは、モリブデン/金等をほどこした後、切欠き部1aを含めて、マウントする半導体レーザ素子3より一回り大きな面積に厚みで10μm程度の融着用半田2を蒸着する。通常、半田としては、スズ、金スズ系が使われる。

【0008】

この放熱体ブロック1の上に半導体レーザ素子3を融着するわけであるが、その時の半導体レーザ素子端部位置6と、放熱体ブロック1の位置合わせ許容範囲5は、従来の放熱体ブロックにくらべて、切欠き部の幅の分だけ広くなる。具体的数値では、従来は20μm程度であったが、本実施例では3倍の60μm程度となる。その理由は、融着時、半導体レーザ素子3が切欠き部1aの上にかぶさる図1(c)の状況では、切欠き部1aに半田2aが埋まり、熱伝導を保持するからであり、図1(d)の状況では、半田2aが切欠き部下部に有効に流れ、主

レーザ光線を遮光する事がないからである。

【0009】

図2は、本考案の第2の実施例で、切欠き部1aの形状が矩形をしている所に特徴がある。この形状だと切欠き形状と、半田厚を最適化しさえすれば、半導体レーザ素子／放熱体ブロック端部の位置合わせ許容範囲を任意に拡大可能となる。

【0010】

【考案の効果】

以上説明した様に、半導体レーザ素子の組立技術は、その素子の持つ固有の特徴、高電流密度素子の為の効率的放熱策及び発光素子の為の光性能保持策の2つの機能を満足する為、従来、非常な組立精度が要求され、量産技術の障害となっていたのであるが、先の実施例で示した様に、この考案の放熱体ブロックを使用すれば、従来20 $\mu$ mの精度が要求された所を60 $\mu$ m、又はそれ以上に緩和する効果を有する。